

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-049257

(43)Date of publication of application : 20.02.1998

(51)Int.Cl.

G06F 1/18

G06F 1/26

G06F 3/00

G06K 17/00

(21)Application number : 08-205855

(71)Applicant : YOKOGAWA ELECTRIC CORP

(22)Date of filing : 05.08.1996

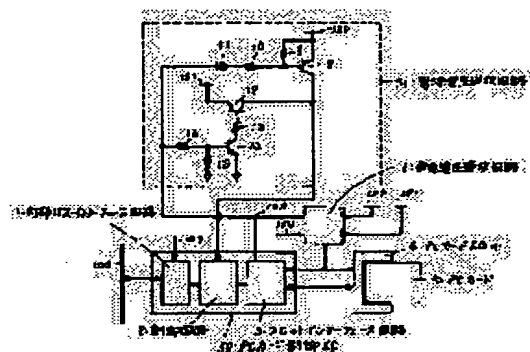
(72)Inventor : SEKINO HIROMI

(54) INFORMATION PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To automatically select a source voltage according to the specifications of an inserted PC card by controlling a voltage control circuit according to internal attribute information of the inserted PC card and controlling a source voltage supplied to the control circuit.

SOLUTION: When the PC card 5 is inserted into a PC card slot 4, the information processor detects that by interruption, polling, etc. The information processor reads attribute information out of the inserted PC card 5 and judges which of '3.3V' and '5V' specifications the inserted PC card 5 has. When the PC card 5 has the '3.3V' specifications, control signals 104 and 105 are held at 'high level' and 'low level'. In this state, a source voltage selecting circuit 6 selects a 3.3V power source 102 and supplies '3.3V' to the power terminals of a slot interface(I/F) circuit 3 and the PC card slot 4.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-49257

(43) 公開日 平成10年(1998) 2月20日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 1/18			G 0 6 F 1/00	3 2 0 E
1/26			3/00	Q
3/00			G 0 6 K 17/00	B
G 0 6 K 17/00			G 0 6 F 1/00	3 3 0 E
				3 3 1 E
審査請求 未請求 請求項の数 1 O L (全 5 頁)				

(21) 出願番号 特願平8-205855

(22) 出願日 平成 8 年(1996) 8 月 5 日

(71) 出願人 000006507

横河電機株式会社

東京都武蔵野市中町 2 丁目 9 番 32 号

(72) 発明者 関野 宏美

東京都武蔵野市中町 2 丁目 9 番 32 号 横河
電機株式会社内

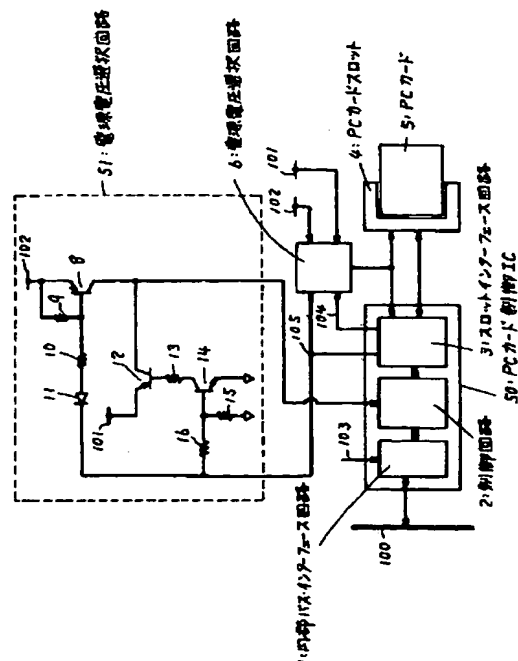
(74) 代理人 弁理士 渡辺 正康

(54) 【発明の名称】 情報処理装置

(57) 【要約】

【課題】 挿入された PC カードの仕様に応じて自動的に電源電圧を選択することが可能な情報処理装置を実現する。

【解決手段】 PC カードスロットを有する情報処理装置において、PC カードが挿入される PC カードスロットと、PC カードスロットを介して PC カードを制御する PC カード制御 IC と、この PC カード制御 IC からの制御信号に基づき電源電圧を選択して PC カードスロット及び PC カード制御 IC 内のスロット・インターフェース回路に選択した電源電圧を供給する第 1 の電源電圧選択回路と、PC カード制御 IC からの制御信号に基づき電源電圧を選択して PC カード制御 IC 内の制御回路に選択した電源電圧を供給する第 2 の電源電圧選択回路とを設ける。



【特許請求の範囲】

【請求項1】PCカードスロットを有する情報処理装置において、

前記PCカードが挿入されるPCカードスロットと、
前記PCカードスロットを介して前記PCカードを制御するPCカード制御ICと、

このPCカード制御ICからの制御信号に基づき電源電圧を選択して前記PCカードスロット及び前記PCカード制御IC内のスロット・インターフェース回路に前記選択した電源電圧を供給する第1の電源電圧選択回路と、

前記PCカード制御ICからの制御信号に基づき電源電圧を選択して前記PCカード制御IC内の制御回路に前記選択した電源電圧を供給する第2の電源電圧選択回路とを備えたことを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、PCMCIA2.1/JEIDA4.2準拠のPCカードスロット（以下、単にPCカードスロットと呼ぶ。）を有する情報処理装置に関し、特にPCカードの仕様に依じて自動的に電源電圧を選択することが可能な情報処理装置に関する。

【0002】

【従来の技術】PCカードをPCカードスロットに挿入して、情報処理装置の制御下におくことにより前記PCカードの記憶、通信等の諸機能を活用することが可能になる。

【0003】図3はこのような従来のPCカードスロットを有する情報処理装置の一例を示す構成ブロック図である。図3において1は内部バス・インターフェース回路（以下、内部バスI/F回路と呼ぶ。）、2は制御回路、3はスロット・インターフェース回路（以下、スロットI/F回路と呼ぶ。）、4はPCカードスロット、5はPCカードである。

【0004】また、100は内部バス、101は5V電源であり、1～3はPCカード制御IC50を構成している。

【0005】内部バス100は内部バスI/F回路1に接続され、内部バスI/F回路1の入出力は制御回路2に接続され、制御回路2の入出力はスロットI/F回路3に接続される。

【0006】スロットI/F回路3の入出力はPCカードスロット4に接続され、このPCカードスロット4にPCカード5が挿入される。

【0007】また、5V電源101は内部バスI/F回路1、制御回路2、スロットI/F回路3及びPCスロット4の電源端子に接続される。

【0008】ここで、図3に示す従来例の動作を説明する。PCカード5がPCカードスロット4に挿入される

とPCカード制御IC50はこれを検知してスロットI/F回路3を介してPCカード5を制御下におく。

【0009】情報処理装置（全体は図示せず。）は内部バス100を介してPCカード制御IC50を制御してPCカード5の諸機能を活用する。この時、PCカード5の電源電圧として5V電源101がPCカードスロット4を介して供給される。

【0010】一般的に、PCカード5の動作電源電圧としては“5V”のものが多く、規格上“3.3V”が許容されている。但し、図3に示す従来例においてはPCカードスロット4から供給される電源電圧が“5V”に固定されているため“3.3V”仕様のPCカードを使用することができないと言った問題点があった。

【0011】例えば、“3.3V”仕様のPCカード5を制御回路2及びPCカードスロット4の電源電圧が“5V”のままで使用した場合には消費電流が増大したり正常動作しないと言ったことになる。

【0012】一方、“3.3V”仕様のPCカード5を制御回路2の電源電圧が5V及びPCカードスロット4の電源電圧が3.3Vの状態で使用した場合には動作が保証できない言ったことになる。

【0013】そこで、図4は“3.3V”仕様のPCカードが使用できる従来のPCカードスロットを有する情報処理装置の一例を示す構成ブロック図である。

【0014】図4において1～5、50、100及び101は図3と同一符号を付してあり、6は電源電圧選択回路、7はスイッチ回路、102は3.3V電源、103は内部バス用電源、104及び105は制御信号である。

【0015】内部バス100は内部バスI/F回路1に接続され、内部バスI/F回路1の入出力は制御回路2に接続され、制御回路2の入出力はスロットI/F回路3に接続される。

【0016】スロットI/F回路3の入出力はPCカードスロット4に接続され、このPCカードスロット4にPCカード5が挿入される。

【0017】また、5V電源101は電源電圧選択回路6及びスイッチ回路7の一方の入力端子に接続され、3.3V電源102は電源電圧選択回路6及びスイッチ回路7の他方の入力端子に接続される。

【0018】内部バス用電源103は内部バスI/F回路1の電源端子に接続され、スイッチ回路7の出力は制御回路2の電源端子に接続される。

【0019】また、電源電圧選択回路6の出力はスロットI/F回路3及びPCカードスロット4の電源端子に接続される。さらに、スロットI/F回路3の制御信号104及び105は電源電圧選択回路6の制御端子にそれぞれ接続される。

【0020】ここで、図4に示す従来例の動作を説明する。但し、詳細な動作は図3において説明済みであるの

で説明は省略する。

【0021】先ず、第1に“5V”仕様のPCカード5を使用する場合スイッチ回路7により5V電源101を選択して制御回路2の電源端子に供給する。

【0022】そして、PCカード5がPCカードスロット4に挿入されるとPCカード制御IC50はこれを検知し、スロット1/F回路3は制御信号104により電源電圧選択回路6を制御して5V電源101を選択させる。

【0023】これにより、スロット1/F回路3及びPCカードスロット4の電源端子には5V電源101が供給される。

【0024】第2に“3.3V”仕様のPCカード5を使用する場合スイッチ回路7により3.3V電源102を選択して制御回路2の電源端子に供給する。

【0025】そして、PCカード5がPCカードスロット4に挿入されるとPCカード制御IC50はこれを検知し、スロット1/F回路3は制御信号105により電源電圧選択回路6を制御して3.3V電源102を選択させる。

【0026】これにより、スロット1/F回路3及びPCカードスロット4の電源端子には3.3V電源102が供給される。

【0027】この結果、“3.3V”仕様及び“5V”仕様のPCカードの両方を使用することが可能になる。

【0028】

【発明が解決しようとする課題】しかし、図4に示す従来例においても“3.3V”仕様及び“5V”仕様のPCカードを切り換える場合は予めスイッチ回路7により制御回路2の電源電圧を選択しておく必要があると言った問題点があった。従って本発明が解決しようとする課題は、挿入されたPCカードの仕様に依じて自動的に電源電圧を選択することが可能な情報処理装置を実現することにある。

【0029】

【課題を解決するための手段】このような課題を達成するために、本発明では、PCカードスロットを有する情報処理装置において、前記PCカードが挿入されるPCカードスロットと、前記PCカードスロットを介して前記PCカードを制御するPCカード制御ICと、このPCカード制御ICからの制御信号に基づき電源電圧を選択して前記PCカードスロット及び前記PCカード制御IC内のスロット・インターフェース回路に前記選択した電源電圧を供給する第1の電源電圧選択回路と、前記PCカード制御ICからの制御信号に基づき電源電圧を選択して前記PCカード制御IC内の制御回路に前記選択した電源電圧を供給する第2の電源電圧選択回路とを備えたことを特徴とするものである。

【0030】

【発明の実施の形態】以下本発明を図面を用いて詳細に

説明する。図1は本発明に係る情報処理装置の一実施例を示す構成ブロック図である。

【0031】図1において1～6、50及び100～105は図4と同一符号を付してあり、8、12及び14はトランジスタ、9、10、13、15及び16は抵抗、11はダイオードであり、8～16は電源電圧選択回路51を構成している。

【0032】内部バス100は内部バスI/F回路1に接続され、内部バスI/F回路1の入出力は制御回路2に接続され、制御回路2の入出力はスロット1/F回路3に接続される。

【0033】スロット1/F回路3の入出力はPCカードスロット4に接続され、このPCカードスロット4にPCカード5が挿入される。

【0034】スロット1/F回路3の制御信号104は電源電圧選択回路6の制御端子に接続され、スロット1/F回路3の制御信号105は電源電圧選択回路6の制御端子、ダイオード11のカソード及び抵抗16の一端に接続される。

【0035】ダイオード11のアノードは抵抗10の一端に接続され、抵抗10の他端は抵抗9の一端及びトランジスタ8のベースに接続される。トランジスタ8のコレクタは制御回路2の電源端子及びトランジスタ12のコレクタに接続される。

【0036】トランジスタ12のベースは抵抗13の一端に接続され、抵抗13の他端はトランジスタ14のコレクタに接続され、トランジスタ14のベースは抵抗15の一端及び抵抗16の他端に接続される。

【0037】内部バス用電源103は内部バスI/F回路1の電源端子に接続され、電源電圧選択回路6の出力はスロット1/F回路3及びPCカードスロット4の電源端子に接続される。

【0038】また、5V電源101は電源電圧選択回路6の一方の入力端子及びトランジスタ12のエミッタに接続され、3.3V電源102は電源電圧選択回路6の他方の入力端子、トランジスタ8のエミッタ及び抵抗9の他端に接続される。さらに、トランジスタ14のエミッタ及び抵抗15の他端は接地される。

【0039】ここで、図1に示す実施例の動作を図2を用いて説明する。図2は実施例の動作を説明するフロー図である。

【0040】第1に図2(a)に示すようにPCカード5がPCカードスロット4に挿入されると割り込み若しくはポーリング等により情報処理装置はこれを検知する。

【0041】第2に図2(b)に示すように情報処理装置はスロット1/F回路3の制御信号104及び105を“ローレベル”及び“ハイレベル”にする。この状態で電源電圧選択回路6は5V電源101を選択して“5V”をスロット1/F回路3及びPCカードスロット4

【 0 0 4 8 】

The diagram illustrates the system architecture. It shows a main system bus (100) connected to an internal bus interface circuit (1). This circuit is linked to a control circuit (2). The control circuit is connected to a slot interface circuit (3), which in turn connects to a PC card slot (4). A PC card (5) is inserted into the slot. The PC card is connected to the slot interface circuit via a PC card control IC (50).

104, 105 制御信号

[illegible]

【圖2】

